

Nro. ord.	Turno	Apellido y nombre	L.U.	#hojas
11	T	GIORGI PALAZZINI TOMÁS AGUSTÍN	795/23	4

SISTEMAS DIGITALES - Recuperatorio del Primer Parcial

Segundo Cuatrimestre 2024

Ej. 1	Ej. 2	Ej. 3	Ej. 4	Nota
3	7	2	4	70

Correctorx: EDGAR

Aclaraciones

- Anote apellido, nombre, LU y numere *todas* las hojas entregadas, entregando los distintos ejercicios en hojas separadas.
- El parcial **no es a libro abierto**, justifique sus respuestas.
- El parcial se aprueba con 6 y se debe tener un promedio de 7 y ambos parciales aprobados para aprobar la materia (promoción directa).

Ejercicio 1 (3 pts.) Responder y justificar la respuesta:

- ¿Cuál es el rango de representación de un número de 8 bits con signo y magnitud donde el segundo bit más significativo fue cableado a 0? ¿Cuál es el rango de representación de un número de negativo de 8 bits en complemento a dos?
- Calcular la suma binaria de -21 con -14 en notación complemento a dos de 8 bits. ¿Su resultado es representable?
- Repita lo anterior para -128 y -1. ¿Su resultado es representable?
- Para dos números a y b de k dígitos en complemento a dos, para una operación de suma cuyo resultado nombramos c , ¿qué condición deben cumplir a y b para que c sea par? ¿Y para que c sea negativo y no sea overflow?

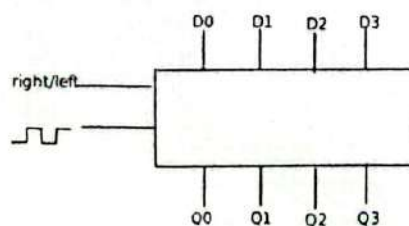
Ejercicio 2 (1 punto) Determinar la veracidad o falsedad de las siguientes afirmaciones. En caso afirmativo, escribir las fórmulas correctas:

1. Es posible representar la compuerta NAND solamente con compuertas NOR.
2. No es posible representar la compuerta NOR solamente con compuertas NAND.

Ejercicio 3 (2 pts.) Dibujar circuitos que implementen las siguientes funciones booleanas:

1. $f(A, B, C) = (A + B).C$ usando 3 compuertas NAND.
2. $f(A, B) = A.B + \overline{A}.B$ ¿Para qué valores de A y B la función devuelve 0?

Ejercicio 4 (4 pts.) Registro de desplazamiento de 4 bits con demora Diseñar un registro de cuatro bits que permita que en cada ciclo de reloj se desplace un bit a derecha o a izquierda con una demora de un ciclo. Este tipo de registros es un circuito con cuatro entradas (right, left, clk) y cuatro señales de entrada y salida (d_0 a d_3). Su funcionamiento es el siguiente: si la señal right/left vale 1 cuando clk alcanza su flanco ascendente, desplaza los valores almacenados una posición a la derecha (idem a izquierda si right/left vale 0) los valores recibidos en d_0 a d_3 y los almacena internamente durante un ciclo para entregarlos por la salida en el siguiente ciclo.



1/4

(11)

LU 793/23

GIORGI
TOMÁS

- ① UN NÚMERO DE OCHO BITS CON SIGNO Y MAGNITUD CON EL SEGUNDO BIT MÁS SIGNIFICATIVO CABLEADO A 0 ^{TIENE UN RANGO} DE $(-63)_{10}$ HASTA $(63)_{10}$ QUE SON 10111111 Y 00111111 RESPECTIVAMENTE. ✓
- UN NÚMERO NEGATIVO DE OCHO BITS EN COMPLEMENTO A DOS TIENE UN RANGO DESDE $(-128)_{10}$ HASTA $(-1)_{10}$ QUE SON 10000000 Y 11111111 RESPECTIVAMENTE. ✓

PARA CALCULAR LA SUMA BINARIA ENTRE $(-21)_{10}$ Y $(-14)_{10}$ PRIMERO CALCULO $(21)_{10}$ Y $(14)_{10}$ Y LOS PASO A NEGATIVO (INVIERTO BIT A BIT Y SUMO 1 AL RESULTADO)

$(21)_{10}$ EN BINARIO DE OCHO BITS

$00010101 = (21)_{10}$

$11101010 \rightarrow$ INVIERTO SUS BITS

$00000001 \rightarrow$ SUMO UNO.

$11101011 = (-21)_{10}$

$(14)_{10}$ EN BINARIO DE OCHO BITS

00001110

11110001

00000001

$11110010 = (-14)_{10}$

AHORA ^{HAGO} LA SUMA BINARIA

$11101011 = (-21)_{10}$

$11110010 = (-14)_{10}$

$11011101 = (-35)_{10}$

SU RESULTADO SI ES REPRESENTABLE YA QUE ESTÁ EN RANGO

REPETIMOS CON $(-128)_{10}$ Y $(-1)_{10}$

$10000000 = (-128)_{10}$

$11111111 = (-1)_{10}$

01111111

SU RESULTADO NO ES REPRESENTABLE YA QUE SE PRODUCE UN OVERFLOW, NOS DAMOS CUENTA CON EL BIT MÁS SIGNIFICATIVO LA SUMA DE DOS NEGATIVOS NO PUEDE DAR UN POSITIVO.

PARA QUE C SEA PAR A Y B TIENEN QUE SER AMBOS PARES O IMPARES, YA QUE EL BIT MENOS SIGNIFICATIVO TIENE QUE SER CERO. Y PARA QUE C SEA NEGATIVO Y NO HAYA OVERFLOW LA SUMA DE LOS DOS BITS MÁS SIGNIFICATIVOS SEA 1, SI A Y B SON NEGATIVOS C TIENE QUE SER NEGATIVO CASO CONTRARIO HAY OVERFLOW. SI NO CON QUE UNO DE LOS DOS SEA POSITIVO Y EL MÓDULO DEL NEGATIVO SEA MAYOR QUE EL POSITIVO, C VA A SER NEGATIVO SIN OVERFLOW

2/4

(11)

LU 795/23

GIORGI

TOMAS

② SI, ES POSIBLE REPRESENTAR NAND SOLO CON COMPUERTAS NOR ✓

TABLA DE VERDAD

a	b	a ↓ b	a ↓ a	b ↓ b	(a ↓ a) ↓ (b ↓ b)	((a ↓ a) ↓ (b ↓ b)) ↓ ((a ↓ a) ↓ (b ↓ b))	a ↓ b
1	1	0	0	0	1	0	0
1	0	1	0	1	0	1	1
0	1	1	1	0	0	1	1
0	0	1	1	1	0	1	1

SON IGUALES

FALSO, SI ES POSIBLE REPRESENTAR NOR SOLO CON COMPUERTAS NAND

TABLA DE VERDAD

a	b	a ↓ a	b ↓ b	((a ↓ a) ↓ (b ↓ b)) ↓ ((a ↓ a) ↓ (b ↓ b))	a ↓ b
1	1	0	0	1	0
1	0	0	1	0	1
0	1	1	0	0	1
0	0	1	1	0	0

SON IGUALES

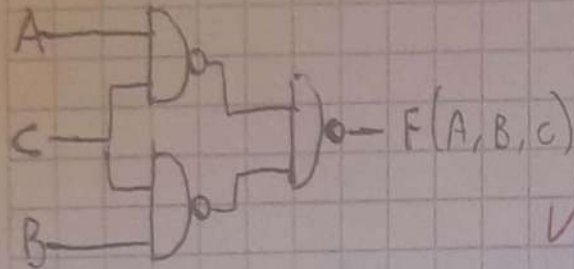
3/4

(11)

795/23 LU

GIORGI TOMÁS

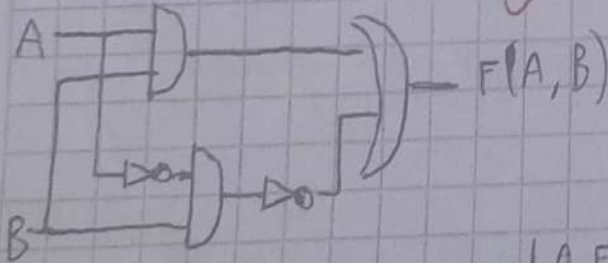
3.1 $F(A, B, C) = (A+B) \cdot C$

TABLA
DE VERDAD

A	B	C	A+B	(A+B)·C	A/C	B/C	(A/C)·(B/C)
1	1	1	1	1	0	0	1
1	1	0	1	0	1	1	0
1	0	1	1	1	0	1	1
1	0	0	1	0	1	1	0
0	1	1	1	1	1	0	1
0	1	0	1	0	1	1	0
0	0	1	0	0	1	1	0
0	0	0	0	0	1	1	0

Por TDV $(A+B) \cdot C = (A/C) \cdot (B/C)$

3.2

TABLA DE
VERDAD

A	B	A·B	\bar{A}	$\bar{A} \cdot B$	$\bar{A} \cdot B$	$(A \cdot B) \pm (\bar{A} \cdot B)$
1	1	1	0	0	1	1
1	0	0	0	0	1	1
0	1	0	1	1	0	0
0	0	0	1	0	1	1

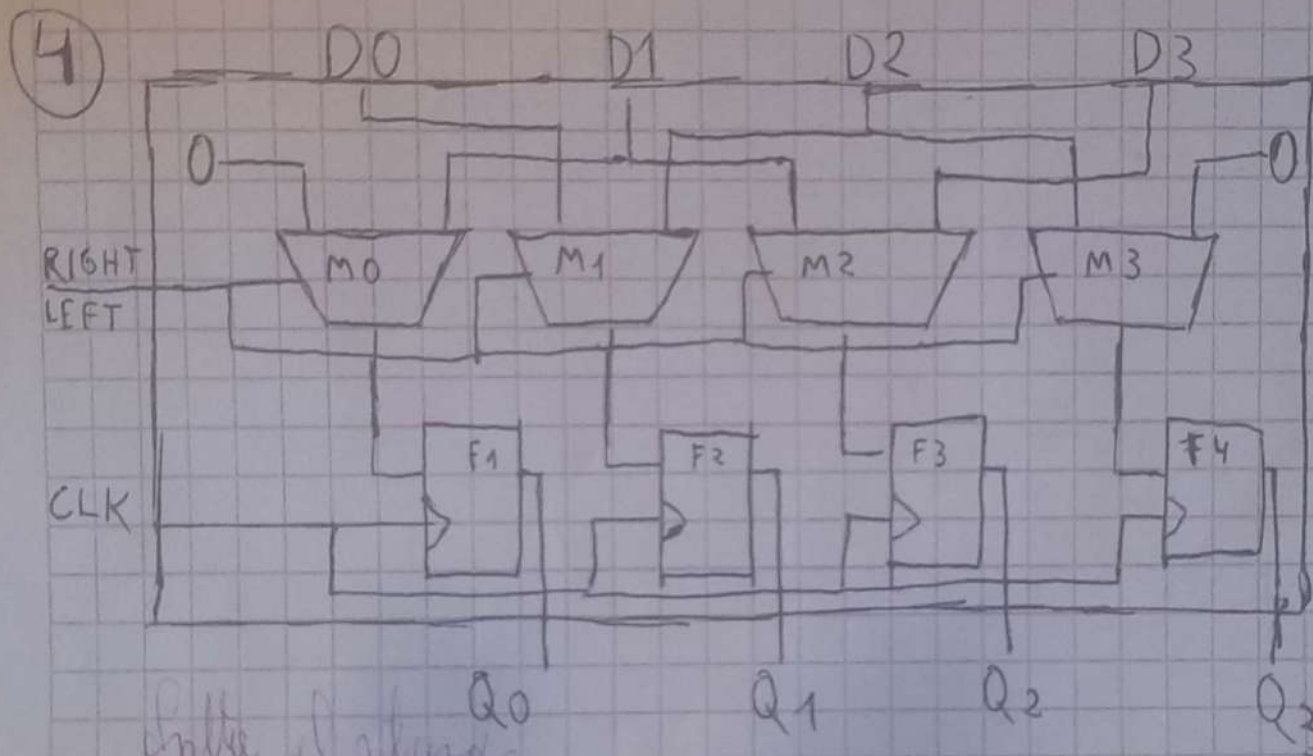
LA FUNCIÓN DEVUELVE CERO CUANDO $A=0$ Y $B=1$

4/4

71

LU 795/23

TOMÁS GIORGI



PUSE CUATRO MULTIPLEXORES (M0, M1, M2, M3) CADA UNO CON DOS ENTRADAS Y RIGHT/LEFT COMO CONTROLADOR DE SALIDA. A M0 Y M3 LOS CONECTÉ CON UNA CONSTANTE CERO PARA RELLENAR EL BIT EN CADA DESPLAZAMIENTO. A CADA MULTIPLEXOR LOS CONECTÉ A UN FLIP FLOP D QUE ALMACENE EL VALOR EN CADA CLOCK Y DE EL RESULTADO EN CADA Q CORRESPONDIENTE.